

## ОБ ОДНОМ ИНОВАЦИОННОМ МЕТОДЕ ЛОКАЛИЗАЦИИ НЕИСПРАВНОСТЕЙ ЦИФРОВЫХ УСТРОЙСТВ

**Сиддиков И.М.**

к.т.н., старший преподаватель КГПИ

**Махкамова Д.Х.**

магистр КГПИ

**Шералиев О.Ш.**

магистр КГПИ



### Аннотация:

Обсуждается процесс тестового диагностирования цифровых устройств на этапе производства. Предложен метод опорных тестов.

### Ключевые слова:

Тестовое диагностирование цифровых устройств, локализация неисправностей, последовательность контрольных тестов, опорный тест, опорное состояние.

Суть тестирования состоит в подаче на входы проверяемого цифрового устройства (ЦУ) тестовых воздействий, считывание с его выходов фактических ответов и сравнении последних с эталонными ответами. Как правило, эталонным ответом служит выходная последовательность сигналов, получаемая для однотипного исправного ЦУ или его имитационной модели [1,2].

Обозначим через  $v$  и  $z$  число первичных входов и выходов тестируемого ЦУ соответственно, а через  $n$  – общее число контрольных тестов. Диагностирование ЦУ с использованием метода имитационного моделирования заключается в следующем. На входы исследуемого ЦУ подаётся множество входных контрольных тестов  $X = \{x_{ij}\}, i = \overline{1, v}, j = \overline{1, n}, x_{ij} \in \{0,1\}$ , такая, что любая имеющаяся в схеме неисправность проявит себя в реакции  $R = (r_1, r_2, \dots, r_z), r_i \in \{0,1\}$ , снимаемой с её выхода и обнаруживается в виде ошибочной последовательности  $G = (g_1, g_2, \dots, g_z)$ . Ошибочная последовательность определяется как  $G = R \oplus R_3$ , где  $R_3$  – эталонная реакция, получаемая путём имитационного моделирования однотипного исправного ЦУ. В том случае, когда для всех  $j \in [1, n]$  выполняется равенство  $G = (0, 0, \dots, 0)$ , исследуемое ЦУ считается исправным. В противном случае оно объявляется неисправным и выполняется процедура локализации обнаруженных неисправностей.

Допустим, что в результате проведения  $k$  контрольных тестов установлено расхождение между выходными сигналами модели (реакцией эталонного ЦУ) и тестируемого ЦУ, т.е.  $G \neq (0, 0, \dots, 0)$ . Традиционно процедура локализации неисправности состоит в многократной повторной подаче на входы тестируемого ЦУ последовательности из  $k$  контрольных тестов и сравнении всех выходных сигналов всех элементов ЦУ и входных сигналов ЦУ со соответствующими сигналами на исправной модели. Неисправным считается элемент, обнаруживающий при правильных входных сигналах несоответствие выходного сигнала эталонному сигналу, получаемому на модели хотя бы по одному выходу. Однако, такая организация процесса локализации обнаруженных неисправностей является весьма трудоёмкой даже для ЦУ с небольшим уровнем сложности.

В связи с этим нами предлагается начинать диагностический поиск неисправностей с некоторого промежуточного -го ( $i < k$ ) контрольного теста, установив предварительно внутреннее состояние модели, соответствующее состоянию ЦУ после проведения  $i - 1$ -го контрольного теста. Для достижения этой цели в процессе моделирования необходимо предусматривать формирование и запоминание в памяти управляющих ПЭВМ автоматизированного системы контроля и диагностики (АСКиД) промежуточных опорных тестов диагностируемого ЦУ [3].

Опорный тест (ОТ) – это контрольный тест, для которого запоминается внутреннее состояние модели ЦУ, образующееся после прохождения всех предыдущих контрольных тестов, начиная с первого.

Под опорным состоянием модели ЦУ подразумевается ее внутреннее состояние, соответствующее ОТ. Опорные состояния (ОС) образуются путем однократного проведения заданного набора контрольных тестов на исправной модели, диагностируемого ЦУ. Число образуемых ОС выбирается в зависимости от уровня сложности диагностируемого ЦУ, размера контрольных тестов, а также от числа неисправностей в схеме. Слишком большое их число связано с затратами времени на запоминание соответствующих внутренних состояний модели, слишком малое число – затратами времени на проведение ряда тестов начиная от опорного до теста, обнаруживавшего неисправность. Вместе с тем, имеет место соотношение  $i < k$  и выбирается с учетом того, что при диагностировании неисправностей цифровых схем последовательного типа недостаточно моделировать тот тест, с помощью которого была обнаружена неисправность, т.к. в данном случае результаты моделирования каждого теста характеризуются результатами предыдущих тестов. При наличии в памяти управляющих ПЭВМ АСКиД промежуточные ОТ диагностируемого ЦУ для формирования эталонов на модели устанавливается ближайшее ОС и моделирование выполняется только в пределах интервала тестирования от опорного до того теста, который обнаружил данную неисправность. Это позволяет значительно сократить время локализации неисправностей и необходимый объем оперативного запоминающего устройства ПЭВМ АСКиД.

## Литература

1. Кондратьев В.В., Махалин Б.Н. Автоматизация контроля цифровых функциональных модулей. –М: Радио и связь, 1990. -152 с.
2. Малышенко Ю.В., Чипулис В.П., Шаршунов С.Г. Автоматизация диагностирования электронных устройств. /Под ред. В.П.Чипулиса. -М: Энергоатомиздат, 1986. -216 с.
3. Иьуду К.А., Мансуров Б.М., Сиддиков И.М. Автоматизация контроля и поиска неисправностей цифровых устройств методом полных опорных тестов.//Вычислительная техника в автоматизированных системах контроля и управления. Межвузовский сб. научных тр. –Пенза: Пензенский. политехнический институт, 1991, вып.21, с. 48-51.